

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-238025

(43)Date of publication of application : 09.09.1997

(51)Int.Cl.

H03B 5/18
H01P 3/08

(21)Application number : 08-044958

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 01.03.1996

(72)Inventor : IMAI YOSHIIHIKO

ITO KENJI

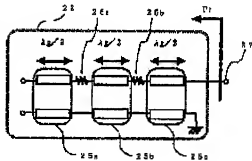
IIDA AKIO

(54) HIGH FREQUENCY OSCILLATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a high frequency oscillator having a low phase noise characteristics in compatible with that of an oscillator using a dielectric oscillator in the TE_{01δ} mode using a cylindrical dielectric disk while enhancing a characteristics of a microstrip line configured with a small sized planer circuit.

SOLUTION: In the oscillator having a semiconductor element such as a transistor(TR) or a field effect transistor and a resonator made up of a tip open or a tip short-circuit line (resonator 23 is a tip open line resonator), the electric length of the resonator is a $3/4$ wavelength or over with respect to a desired frequency and a resistor is inserted in series with resonators 26a, 26b at a position of a node of a current at the desired frequency. Even when the resonator whose electric length at the desired frequency is $n/2$ wavelength ($n=2, 3, 4, \dots$) is in use, spurious oscillation whose oscillated frequency is $1/2$ or $1/3$ of the desired oscillating frequency is not caused and the high frequency oscillator with more excellent phase noise characteristics is obtained.



LEGAL STATUS

[Date of request for examination] 30.11.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3201947

[Date of registration] 22.06.2001

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

特開平9-238025

(43) 公開日 平成9年(1997)9月9日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 B 5/18			H 0 3 B 5/18	C
H 0 1 P 3/08			H 0 1 P 3/08	

審査請求 未請求 請求項の数11 O L (全 19 頁)

(21) 出願番号 特願平8-44958

(22) 出願日 平成8年(1996)3月1日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 今井 芳彦

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 伊東 健治

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 飯田 明夫

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

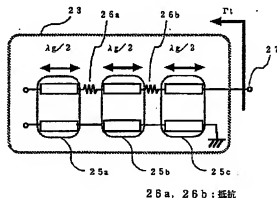
(74) 代理人 弁理士 曾我 道照 (外6名)

(54) 【発明の名称】 高周波発振器

(57) 【要約】

【課題】 小型でかつ平面回路で構成が可能というマイクロストリップ線路共振器の特長を生かしつつ円柱状の誘電体ディスクを用いた TE_{012} モードの誘電体共振器を用いた発振器に匹敵する低位相雑音特性を有する高周波発振器を得る。

【解決手段】 トランジスタあるいは電界効果トランジスタなどの半導体素子と、先端開放あるいは先端短絡線路で構成した共振器とを有する発振器において、共振器の電気長を所望周波数で $3/4$ 波長以上とし、かつ、共振器中で、所望周波数で電流の節となる位置に共振器に直列に抵抗を挿入することで、所望周波数での電気長が $n/2$ 波長 ($n=2, 3, 4, \dots$) となる共振器を使用しても、所望発振周波数の $1/2$ または $1/3$ などの不要発振が生じることなく、より位相雑音特性の優れた高周波発振器を得る。



【特許請求の範囲】

【請求項1】 分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器は、その電気長が所望周波数において $(1/2 + n/4)$ (n は1以上の任意の正の整数) 波長となり、かつ所望周波数においてその線路共振器中の電流の節となる位置に抵抗を挿入してなることを特徴とする高周波発振器。

【請求項2】 分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器は、その電気長が所望周波数において $1/2$ 波長以上となり、かつ所望周波数においてその線路共振器中の電圧の節となる位置に抵抗を介してその線路共振器を高周波的に接地してなることを特徴とする高周波発振器。

【請求項3】 上記分布定数線路共振器は、マイクロストリップ線路を用いた先端開放分布定数線路または先端短絡分布定数線路のいずれかであることを特徴とする請求項1または2記載の高周波発振器。

【請求項4】 分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として先端開放分布定数線路を用い、該先端開放分布定数線路の開放端を、キャパシタと抵抗との並列回路を介して接地したことを特徴とする高周波発振器。

【請求項5】 分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として先端開放分布定数線路を用い、該先端開放分布定数線路の開放端を、インダクタと抵抗との直列回路を介して接地したことを特徴とする高周波発振器。

【請求項6】 分布定数線路共振器でなる主共振器と、印加電圧により接合容量が変化する可変容量素子を含む副共振器と、上記主共振器及び副共振器を有する同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路と、上記副共振器及び上記能動回路を搭載した第1の基板と、この第1の基板とは異なる材質または基板厚を有し上記主共振器を搭載した第2の基板とを備え、上記主共振器と上記副共振器及び上記能動回路とを、上記第1の基板と上記第2の基板との接続面付近の一点で接続すると共に、上記第1の基板中で上記

能動回路へ向かう線路を、上記接続部近傍で基板端面に対し 30° ないし 60° となるように配置すると共に、上記第1の基板中で上記接続点から上記副共振器へ向かう線路を、上記接続部近傍で上記能動回路へ向かう線路に対し 60° ないし 120° となるように配置したことを特徴とする高周波発振器。

【請求項7】 上記主共振器は、その長手方向に沿って平行に複数のスリットが設けられていて、上記接続点と並列接続してなることを特徴とする請求項6記載の高周波発振器。

【請求項8】 上記主共振器は、複数備えてなり、上記接続点と並列接続してなることを特徴とする請求項6記載の高周波発振器。

【請求項9】 上記主共振器は、J字形、V字形、L字形のいずれかに折曲げられて配置されていることを特徴とする請求項8記載の高周波発振器。

【請求項10】 上記第2の基板上に、上記能動回路の並列リアクタンス素子としてキャパシタを用いる場合の電極パターンを設けたことを特徴とする請求項6ないし9のいずれかに記載の高周波発振器。

【請求項11】 上記第1の基板を、エッチングでパターン形成が可能な基板で構成すると共に、上記第2の基板を、上記第1の基板上に搭載し、かつ上記第2の基板の接地導体を上記第1の基板中のスルーホールを介して上記第1の基板の接地導体に接続したことを特徴とする請求項6ないし10のいずれかに記載の高周波発振器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、マイクロ波及びミリ波周波数帯で用いられる高周波発振器に関するものである。

【0002】

【従来の技術】 図27はマイクロ波及びミリ波周波数帯で用いられる従来の高周波発振器の構成を示す回路図である。図27において、1は能動素子としての電界効果トランジスタ、2は所望発振周波数 f で電気長が $1/2$ 波長 ($\lambda/2$ 、 λ は波長) となるような主共振器としての先端開放マイクロストリップ線路共振器、3は電界効果トランジスタ1のゲート端子に接続されたインダクタ、4は電界効果トランジスタ1のドレイン端子に接続されたキャパシタ、5は発振器の出力を負荷に結合させるためのキャパシタ、6は負荷抵抗、10はバラクタイオード、14は高周波をバイパスするためのキャパシタ、11a及び11bは分布定数線路、24は同調回路である。

【0003】 また、図28は図27に示す構成でなる高周波発振器を等価回路に置き換えたものである。すなわち、同調回路24は、キャパシタ C_r 、インダクタ L_r 及びコンダクタンス G_r の並列回路に置き換えることができ、一方、電界効果トランジスタ1を含む能動回路側

は、内部電流源7とコンダクタンス値G₀の内部コンダクタンス8との並列回路と等価である。図28に示す等価回路において、同調回路24の共振周波数f_r、無負荷QであるQ₀、負荷QであるQ_Lは、それぞれ次式で与えらる。

$$\begin{aligned} & * \text{えらる。} \\ & [0004] \\ & \text{【数1】} \end{aligned}$$

$$f_r = \frac{1}{2\pi\sqrt{L_r C_r}} \quad \dots(1)$$

[0005]

※ ※ 【数2】

$$Q_0 = \frac{2\pi f_r C_r}{G_0} \quad \dots(2)$$

[0006]

★ ★ 【数3】

$$Q_L = \frac{2\pi f_r C_r}{G_0 + G_r} \quad \dots(3)$$

【0007】さらに、図29は高周波発振器の位相雑音と高周波発振器中の同調回路24のQとの関係について説明する図である。図29において、横軸は周波数、縦軸は相対電力レベル、f₀は発振周波数である。高周波発振器の位相雑音は発振スペクトルの幅とみなすことができ、高周波発振器中の同調回路24の負荷QであるQ_Lが高い場合には、曲線9aのように、スペクトル幅が狭く、したがって位相雑音は低くなる。一方、同調回路24の負荷QであるQ_Lが低い場合には、曲線9bのように、スペクトル幅が広く、したがって位相雑音は高くなる。

【0008】一般に、同調回路24の等価回路中のコンダクタンス分G₀が大きいと、同調回路24での損失が大きくなり、式(3)に示すように、同調回路24の負荷QであるQ_Lは低くなって、発振器の位相雑音が高くなる。同調回路24の主共振器としてマイクロストリップ線路共振器を用いた発振器の場合、誘電体の損失に加えて、マイクロストリップ線路を構成する導体の損失があるため、例えば特開昭63-1203号公報に開示されているような、ストリップラインに電磁界結合されたTE₀₁₁モードの円柱状の誘電体共振器を用いた発振器と比べて無負荷QであるQ₀は数十分の程度、負荷QであるQ_Lでも数分の程度となる。したがって、図27に示す従来例のような先端開放マイクロストリップ線路共振器2を用いた発振器は、TE₀₁₁モードの誘電体共振器を用いた発振器と比較して位相雑音が高いという欠点があり、低位相雑音が要求される発振器には使用できなかった。

【0009】先端開放マイクロストリップ線路共振器2を用いた発振器の位相雑音特性を改善する方法のひとつに、共振器の電気長を長くすることがある。図30に示すように、先端開放マイクロストリップ線路共振器2は、所望周波数f₀での電気長がn/2波長(λ/2) (nは1以上の任意の正の整数で、n=1、2、3、...)であれば、その周波数で開放であり、か

つ、nが大きいほど、その電圧反射係数S₁₁の位相の周波数変化は大きくなる。したがって、図31に示すように、n≧2の先端開放マイクロストリップ線路共振器2を用いて高周波発振器を構成することにより、周波数選択性を高め、n=1の場合よりも位相雑音特性を改善することができる。しかしながら、このような共振器を用いた場合、図30に示すように、所望周波数f₀以外に、所望周波数の1/2、1/3、2/3、...、といった周波数でも共振器は開放となり、これらの周波数で発振条件が成立すれば、所望周波数以外の不要発振が生じる。

【0010】高周波発振器の不要発振を防止するための方法のひとつに、高周波発振器を構成する回路中の、所望周波数において電圧の節となる位置に、回路に並列に抵抗を入れることがある。図32は例えば昭62-292110号公報に示された従来のマイクロ波帯電圧制御発振器の構成を示す回路図である。図32において、新たな符号として、12は分布定数線路11の特性インピーダンスと同程度の抵抗値を持つ抵抗、13は電界効果トランジスタ1のソースバイアス抵抗、14a及び14bは高周波をバイパスするためのキャパシタである。

【0011】図32に示す従来例の発振器においては、バラクタダイオード10の容量性リアクタンスを分布定数線路11によりインピーダンス変換して誘導性とすることによって、容量性の負性インピーダンスを持つ電界効果トランジスタ1との間で発振条件を成り立たせる。このとき、分布定数線路11中には、所望周波数において電圧の節となる短絡点が存在し、この点に並列に抵抗12を挿入することにより、所望周波数における発振には影響を与えず、所望周波数より低い不要周波数に対しては、同調回路の負荷QであるQ_Lを低下させて、不要発振を防止することができる。

【0012】しかしながら、図32に示す従来例による発振器において、抵抗12を挿入しているのは、バラクタダイオード10と分布定数線路11との共振部分であ

り、無負荷QであるQ。が数十程度と、低Qな回路である。上述した図27や図31に示すような誘電体共振器やマイクロストリップ線路共振器等、無負荷QであるQ。が数百～数千以上の共振器を主共振器として使用し、さらに、バラクタダイオードを含む副共振回路と組み合わせることで同調回路を構成した低位相雑音発振器では、同調回路の共振周波数は主共振器によってほぼ決定される。したがって、このような構成の発振器の場合、図32に示す従来例のような構成では同調回路の不要共振は抑制できず、その結果、発振器の不要共振を防止することはできない。

【0013】また、図33は1993年信学全大C-44「1/4波長インピーダンス変成器結合形副共振器を用いた広帯域低雑音電圧制御発振器」中に示された従来のマイクロ波及びミリ波帯発振器の一実施方法を示す図である。図33において、15はトランジスタ、16a及び16bはバラクタダイオード、17a及び17bはワイヤ、18はアルミナセラミック基板、19a及び19bはアルミナセラミック基板18上に形成した分布定数線路、20はトランジスタ15の出力回路等を形成したアルミナセラミック基板、21a及び21bは先端開放マイクロストリップ線路共振器、22a及び22bはそれぞれ先端開放マイクロストリップ線路共振器21a及び21bを形成した高誘電率基板である。

【0014】図33に示す従来例による発振器は、トランジスタ15のベース側とエミッタ側とにそれぞれ同調回路を有する2同調共振器制御発振器であり、それぞれの同調回路は、先端開放マイクロストリップ線路共振器21a及び21bと副共振回路とから構成されている。このうち、先端開放マイクロストリップ線路共振器21a及び21bは、小型化のため、高誘電率基板22a及び22b上に形成している。一方、副共振回路は、バラクタダイオード16a及び16bとワイヤ17a及び17bとで構成した直列共振回路を、分布定数線路19a及び19bによりインピーダンス変換する方式であり、他の回路とともに、アルミナセラミック基板18上に形成している。また、トランジスタ15の出力回路等は、別のアルミナセラミック基板20上に形成している。図33に示す従来例による発振器においては、実装上、高誘電率基板22a及び22bとアルミナセラミック基板18及び20がそれぞれ2枚必要になる。これを避けるためには、基板を複雑な形状に加工する必要がある、いずれの方法によっても、製作コストが高くなる。

【0015】

【発明が解決しようとする課題】 上述したように、図27に示すマイクロストリップ線路共振器2を用いた従来のマイクロ波及びミリ波帯発振器は、マイクロストリップ線路共振器2で実現できる負荷QであるQ。の制約から、TE₀₁₁モードの円柱状の誘電体ディスクを用いた誘電体共振器を有する発振器と比較して位相雑音が高

いという問題点があった。

【0016】一方、マイクロストリップ線路共振器2を用いた発振器の位相雑音特性を改善するため、共振器の電気長を $n/2$ 波長($n=2, 3, 4, \dots$)とし、反射係数の位相の周波数変化を大きくして、共振器の負荷QであるQ。を高めることが考えられるが、この場合には、共振器が所望周波数以外の周波数でも共振状態となるため、所望周波数以外の不要共振が生じやすいという問題点があった。

10 【0017】また、図33に示すマイクロストリップ線路共振器21a及び21bを用いた従来のマイクロ波及びミリ波帯発振器は、小型化のため、マイクロストリップ線路共振器21a及び21bを高誘電率基板22a及び22b上に形成し、他の回路を別のアルミナセラミック基板18及び20上に形成するようにして基板を分割して基板枚数を増やす必要があり、また、実装面から回路構成に制約を受け易く、さらに、これを避けるためには、基板を複雑な形状に加工する必要がある、いずれの方法によっても、製作コストが高くなるという問題点があった。

20 【0018】この発明は上述した従来例に係る問題点を解消するためになされたもので、小型でかつ平面回路で構成が可能というマイクロストリップ線路共振器の特長を生かしながら、かつ円柱状の誘電体ディスクによるTE₀₁₁モードの誘電体共振器を用いた発振器に匹敵する低位相雑音特性を有する高周波発振器を得ることを目的とする。

【0019】また、マイクロストリップ線路共振器を用いた発振器において、基板枚数や部品点数が削減できるとともに、基板加工及び組立容易に実装することができると高周波発振器を得ることを目的とする。

【0020】

【課題を解決するための手段】 この発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器は、その電気長が所望周波数において $(1/2 + n/4)$ (n は1以上の任意の正の整数) 波長であり、かつ所望周波数においてその線路共振器中の電流の節となる位置に抵抗を挿入してなることを特徴とするものである。

【0021】また、他の発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器は、その電気長が所望周波数において $1/2$ 波長以上であり、かつ所望周波数においてその線路共振器中の電圧の節となる位置で抵抗を介

してその線路共振器を高周波的に接地してなることを特徴とするものである。

【0022】また、上記分布定数線路共振器は、マイクロストリップ線路を用いた先端開放分布定数線路または先端短絡分布定数線路のいずれかであることを特徴とするものである。

【0023】また、他の発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げられ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として先端開放分布定数線路を用い、該先端開放分布定数線路の開放端を、キャパシタと抵抗との並列回路を介して接地したことを特徴とするものである。

【0024】また、他の発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げられ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として先端開放分布定数線路を用い、該先端開放分布定数線路の開放端を、インダクタと抵抗との直列回路を介して接地したことを特徴とするものである。

【0025】また、さらに他の発明に係る高周波発振器は、分布定数線路共振器でなる主共振器と、印加電圧により接合容量が変化する可変容量素子を含む副共振器と、上記主共振器及び副共振器を有する同調回路により定められた発振周波数に基づいて発振を立ち上げられ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路と、上記副共振器及び上記能動回路を搭載した第1の基板と、この第1の基板とは異なる材質または基板厚を有し上記主共振器を搭載した第2の基板とを備え、上記主共振器と上記副共振器及び上記能動回路とを、上記第1の基板と上記第2の基板との接合面付近の一点で接続すると共に、上記第1の基板中で上記能動回路へ向かう線路を、上記接続部近傍で基板端面に対し30°ないし60°となるように配置すると共に、上記第1の基板中で上記接続点から上記副共振器へ向かう線路を、上記接続部近傍で上記能動回路へ向かう線路に対し60°ないし120°となるように配置したことを特徴とするものである。

【0026】また、上記主共振器は、その長手方向に沿って平行に複数のスリットが設けられていて、上記接続点で並列接続してなることを特徴とするものである。

【0027】また、上記主共振器は、複数備えてなり、上記接続点で並列接続してなることを特徴とするもので*

$$|\Gamma_1 - \Gamma_n| \approx 1$$

かつ、

$$\angle(\Gamma_1 - \Gamma_n) = 2n\pi \quad (n=0, \pm 1, \pm 2, \dots)$$

*ある。

【0028】また、上記主共振器は、J字形、V字形、L字形のいずれかに折曲げられて配置されていることを特徴とするものである。

【0029】また、上記第2の基板上に、上記能動回路の並列リアクタンス素子としてキャパシタを用いる場合の電極パターンを設けたことを特徴とするものである。

【0030】さらに、上記第1の基板を、エッチングでパターン形成が可能な基板で構成すると共に、上記第2の基板を、上記第1の基板上に搭載し、かつ上記第2の基板の接地導体を上記第1の基板中のスルーホールを介して上記第1の基板の接地導体に接続したことを特徴とするものである。

【0031】

【発明の実施の形態】

実施の形態1。図1はこの発明の実施の形態1に係る高周波発振器を示す構成図である。図1において、1は能動素子としての電界効果トランジスタ、3は電界効果トランジスタ1のゲート端子に接続されたインダクタ、4は電界効果トランジスタ1のドレイン端子に接続されたキャパシタ、5は高周波発振器の出力を負荷に結合させるためのキャパシタ、6は負荷抵抗、10は副共振器をなすもので、印加電圧により接合容量が変化する可変容量素子としてのバクタダイオード、11a及び11bは分布定数線路、14は高周波をバイパスするためのキャパシタ、23は主共振器をなすマイクロストリップ線路でなる先端開放線路共振器、24は発振周波数を定める同調回路であり、これに対し、符号1、3及び11bは発振を立ち上げられ、かつ定常状態に至った後損失エネルギーを補うべき能動回路を構成する。

【0032】ここで、上記先端開放線路共振器23は、図2に示す等価回路で表される。なお、この等価回路図で示される先端開放線路共振器23の電気長は、所望周波数において3/2波長の場合を示す。図2において、25a~25cは所望周波数で1/2波長($\lambda g/2$)となる伝送線路、26a、26bは共振器に直列に挿入した抵抗、27は共振器の入力端子である。また、図3は、図2の先端開放線路共振器23中の高周波電流の分布を示す図である。

【0033】次に、実施の形態1による高周波発振器の動作を説明する。図1において、先端開放線路共振器23を主共振器とする同調回路24とトランジスタ側回路(能動回路)との接続点から共振器側を見た反射係数を Γ_t 、トランジスタ側回路を見た反射係数を Γ_a とする。高周波発振器の発振条件は次式で表される。

【0034】

【数4】

$$\dots(4)$$

$$\dots(5)$$

【0035】今、所望周波数 f において、先端開放線路共振器23の電気長は $1/2$ 波長の整数倍であるので、所望周波数 f において、 $\angle \Gamma t = 0$ である。したがって、式(5)より、電界効果トランジスタ1の入力回路11bは、所望周波数 f において、 $\angle \Gamma a = 2n\pi$ となるよう設計される。しかしながら、先端開放線路共振器23の電気長が、所望周波数 f において、 $3/2$ 波長である場合には、図3に示すように、周波数 f 、 $/3$ において、 $\angle \Gamma t = 0$ 、周波数 $2f$ 、 $/3$ において、 $\angle \Gamma t = 0$ も成り立つ。したがって、これらの周波数においても、式(5)は自動的に成立する。通常、電界効果トランジスタ1側の能動回路は広帯域に反射利得を有するため、式(4)を満足する周波数範囲は広く、 f 、 $/3$ 、 $2f$ 、 $/3$ においても発振が生じることが多い。

【0036】このような不要周波数での発振を防止するため、本実施の形態1では、先端短絡線路共振器23中の共振器開放端から所望周波数 f で、 $1/2$ 波長の位置、及びその点からさらに $1/2$ 波長の位置に、それぞれ抵抗 $26a$ 及び $26b$ を、共振器に直列に挿入する。所望周波数 f においては、図3に示すように、これらの位置は電流の節となるので、抵抗中に高周波電流はほとんど流れない。したがって、抵抗挿入による損失の増加はなく、発振停止や位相雑音の劣化はない。

【0037】一方、 f 、 $/3$ 、 $2f$ 、 $/3$ においては、図3に示すように、抵抗中に高周波電流が流れ損失が増加して、式(4)を満たさなくなるため、これらの周波数での不要発振を抑制することができる。このため、所望周波数での電気長が $3/2$ 波長となる共振器を使用しても、不要発振が生じることなく、反射係数の位相の周波数変化 $\Delta(\angle \Gamma t)$ 、 Δf を大きくできる分、より共振器の負荷 Q である Q 、が大きくなって、位相雑音特性の優れた高周波発振器を得ることができる。

【0038】なお、この実施の形態1では、先端開放線路共振器23の電気長が所望周波数において $3/2$ 波長の場合に、共振器開放端から所望周波数 f で、 $1/2$ 波長の位置及びその点からさらに $1/2$ 波長の位置にそれぞれ抵抗 $26a$ 及び $26b$ を共振器に直列に挿入したが、一般的には、 $(1/2 + n/4)$ (n は1以上の任意の正の整数) 波長である場合に、所望周波数で共振器の電流の節となる位置に抵抗を直列に挿入すればよく、上記実施の形態1と同様な効果を得ることができる。

【0039】上述したように、この実施の形態1によれば、所望周波数で共振器の電流の節となる位置に、共振器に直列に抵抗を挿入しているので、所望周波数では抵抗中に高周波電流がほとんど流れず、したがって、抵抗挿入による共振器の Q の低下はなく、抵抗のない場合と比較して位相雑音の劣化は少ない。一方、所望周波数以外では、抵抗中に高周波電流が流れるため、不要モードでの共振時の損失を増加させ、不要発振を抑制することが

できる。このため、所望周波数での電気長が $n/2$ 波長 ($n=2, 3, 4, \dots$) となる共振器を使用しても、所望周波数の $1/2$ または $1/3$ などの不要発振が生じることなく、より位相雑音特性の優れた発振器を得ることができるという効果がある。

【0040】また、共振器用分布定数線路として、マイクロストリップ線路でなる先端開放分布定数線路を用いているので、小型でかつ平面回路で構成が可能というマイクロストリップ線路共振器の特長を生かし、高周波発振器をより小型かつ簡易な構造で構成することができるという効果がある。

【0041】実施の形態2. 次に、図4は実施の形態2に係る高周波発振器を示す構成図である。図4において、図1に示す実施の形態1と異なる点は、分布定数線路共振器として、図5に示す等価回路図に示すように、先端短絡線路共振器28を用いている点である。

【0042】この実施の形態2において、先端短絡線路共振器28の電気長は、図5に示す等価回路図のように、所望周波数において $5/4$ 波長の場合を示す。図5において、図2に示す実施の形態1に係る先端開放線路共振器23の等価回路図と同一符号は同一部分を示しその説明は省略する。新たな符号として、28は所望周波数で $1/4$ 波長となる伝送線路である。また、図6は図5の先端短絡線路共振器28中の高周波電流の分布を示す図である。

【0043】この実施の形態2においても、実施の形態1の場合と同様に、先端短絡線路共振器28とトランジスタ制御回路(能動回路)との接続点から共振器側を見た反射係数を Γt とすると、所望周波数 f において、 $\angle \Gamma t = 0$ が成り立つ。しかしながら、先端短絡線路共振器28の電気長が、周波数 f において、 $5/4$ 波長である場合には、周波数 f 、 $/5$ において、 $\angle \Gamma t = 0$ 、周波数 $3f$ 、 $/5$ において、 $\angle \Gamma t = 0$ も成り立つ。したがって、これらの周波数においても、式(4)、(5)が成立し、発振が生じることが多い。

【0044】このような不要周波数での発振を防止するため、実施の形態2においては、先端短絡線路共振器28中の共振器の短絡端から所望周波数 f で、 $1/4$ 波長の位置及びその点からさらに $1/2$ 波長の位置に、抵抗 $26a$ 及び $26b$ を共振器に直列に挿入する。このようにすることにより、実施の形態1の場合と同様に、所望周波数 f においては、図6に示すように、これらの位置は電流の節となるので、抵抗中に高周波電流はほとんど流れない。したがって、抵抗挿入による損失の増加はなく、発振の停止や位相雑音の劣化はない。

【0045】一方、 f 、 $/5$ 、 $3f$ 、 $/5$ においては、図6に示すように、抵抗中に高周波電流が流れ、損失が増加して式(4)を満たさなくなるため、これらの周波数での不要発振を抑制することができる。したがって、実施の形態1の場合と同様に、不要発振がなく、位相雑音

特性の優れた発振器を得ることができる。

【0046】なお、この実施の形態2では、先端短絡線路共振器28の電気長が所望周波数において $5/4$ 波長の場合に、共振器開放端から所望周波数 f で $1/4$ 波長の位置及びその点からさらに $1/2$ 波長の位置にそれぞれ抵抗28a及び28bを共振器に直列に挿入したが、一般的には、 $(1/2 + n/4)$ (n は1以上の任意の正の整数)波長である場合に、所望周波数で共振器の電流の節となる位置に抵抗を直列に挿入すればよく、上記実施の形態1と同様な効果を得ることができる。

【0047】実施の形態3。次に、図7は高周波発振器の分布定数線路共振器として用いる実施の形態3に係る先端開放マイクロストリップ線路共振器を示す図である。ここでは、先端開放マイクロストリップ線路共振器の電気長が所望周波数 f において $3/2$ 波長の場合を示す。図7において、30は先端開放マイクロストリップ線路共振器、31はマイクロストリップ線路共振器を形成した基板、32a及び32bは薄膜抵抗、33はマイクロストリップ線路共振器と外部の回路とを接続するためのワイヤである。なお、実施の形態3においては、発振器のその他の部分の構成は、図1と同一である。

【0048】この実施の形態3による高周波発振器の動作は、実施の形態1と同様であるが、この実施の形態3においてはさらに以下の作用があり、回路構成上の利点が多い。すなわち、共振器用分布定数線路として、マイクロストリップ線路でなる先端開放分布定数線路を用いることにより、小型でかつ平面回路で構成が可能というマイクロストリップ線路共振器の特長を生かし、共振器を含めた発振器全体を平面回路で構成でき、実装を容易に、かつ発振器を小形にすることができ、さらに、薄膜抵抗を使用できるため、エッチングにより容易に抵抗を構成することができるという利点がある。

【0049】実施の形態4。次に、図8は実施の形態4の高周波発振器に用いるマイクロストリップ線路リング共振器を示す図である。ここでは、マイクロストリップ線路リング共振器の電気長が、所望周波数 f において2波長の場合を示す。図8において、61はマイクロストリップ線路リング共振器である。なお、実施の形態4においては、発振器のその他の部分の構成は、図1と同一である。

【0050】この実施の形態4による高周波発振器の動作も、実施の形態1と同様であるが、この実施の形態4においては実施の形態3と同様にさらに以下の作用があり、回路構成上の利点が多い。すなわち、実施の形態4においては、共振器としてマイクロストリップ線路リング共振器を用いているので、共振器を含めた発振器全体を平面回路で構成でき、実装を容易に、かつ発振器を小形にすることができ、さらに、薄膜抵抗を使用できるため、エッチングにより容易に抵抗を構成することができるという利点がある。

【0051】実施の形態5。図9は実施の形態5の高周波発振器に用いる先端短絡マイクロストリップ線路共振器を示す図である。ここでは、先端短絡マイクロストリップ線路共振器の電気長が、所望周波数 f において $3/2$ 波長の場合を示す。図9において、34は先端短絡マイクロストリップ線路共振器、35はスルーホールである。なお、実施の形態5においては、発振器のその他の部分の構成は、図4と同一である。

【0052】次に、実施の形態5による高周波発振器の動作を説明する。図9において、接続ワイヤ33から先端短絡マイクロストリップ線路共振器34を見た反射係数を Γ とすると、所望周波数 f において、 $\angle \Gamma t = \pi$ である。したがって、この場合には、式(5)より、トランジスタ側の回路(能動回路)は、所望周波数 f において、 $\angle \Gamma a = (2n-1)\pi$ となるよう設計される。しかしながら、周波数 $f/3$ において、 $\angle \Gamma t = \pi$ 、周波数 $2f/3$ において、 $\angle \Gamma t = \pi$ も同時に成り立つので、これらの周波数においても、発振が生じることが多い。

【0053】このため、実施の形態1〜3と同様に、所望周波数で電流の節となる位置に、共振器に直列に抵抗を挿入することにより、所望周波数に対しては発振の停止や位相雑音の劣化がなく、不要周波数に対しては損失を増加させて不要発振を抑制することができる。また、実施の形態5においては、共振器として先端短絡マイクロストリップ線路共振器を用いているので、共振器を含めた発振器全体を平面回路で構成でき、実装を容易に、かつ発振器を小形にすることができる。また、エッチングにより容易に薄膜抵抗が構成でき、さらに、スルーホールにより高周波でも良好な接地が得られるという利点がある。

【0054】実施の形態6。図10は実施の形態6の高周波発振器に用いる先端開放線路共振器を示す図である。ここでは、先端開放線路共振器の電気長が、所望周波数 f において1波長の場合を示す。図10において、25は所望周波数で $1/2$ 波長の伝送線路、29a、29bは所望周波数で $1/4$ 波長の伝送線路、36a、36bは共振器に並列に挿入した抵抗である。なお、実施の形態6においては、発振器のその他の部分の構成は、図1と同一である。また、図11は図10の先端開放線路共振器23中の高周波電圧の分布を示す図である。

【0055】次に、実施の形態6による高周波発振器の動作を説明する。実施の形態6においては、所望周波数 f で1波長の先端開放線路共振器を用いているので、抑圧すべき不要発振周波数は、主として $f/2$ である。このような不要発振を防止するため、実施の形態6では、図10に示すように、先端開放線路共振器23中の、共振器の開放端から f で $1/4$ 波長の位置、及びその点からさらに $1/2$ 波長の位置に、抵抗36a、3

13

6bを共振器に並列に挿入する。

【0056】所望周波数 f_s においては、図11に示すように、これらの位置は電圧の節となるので、並列抵抗中に高周波電流はほとんど流れない。したがって、並列抵抗の挿入による損失の増加はなく、発振の停止や位相雑音の劣化はない。一方、 $f_s/2$ においては、図11に示すように、並列抵抗中に高周波電流が流れ、損失が増加して式(4)を満たさなくなるため、この周波数での不要発振を抑制することができる。このため、所望周波数での電気長が1波長となる共振器を使用しても、不要発振が生じることなく、反射係数の位相の周波数変化 $\Delta(\angle \Gamma)$ / Δf を大きくできる分、より共振器のQ₁が大きくなって、位相雑音特性の優れた高周波発振器を得ることができる。

【0057】実施の形態7。図12は実施の形態7の高周波発振器に用いる先端短絡マイクロストリップ線路共振器を示す図である。ここでは、先端短絡マイクロストリップ線路共振器の電気長が、所望周波数 f_s において5/4波長の場合を示す。図12において、35a~35eはスルーホール、37a~37dは共振器に並列に挿入した薄膜抵抗である。なお、実施の形態7においては、発振器のその他の部分の構成は、図4と同一である。

【0058】実施の形態7による高周波発振器の動作は、実施の形態6と同様であるが、実施の形態7においてはさらに以下の作用があり、回路構成上の利点がある。すなわち、実施の形態7においては、共振器として先端短絡マイクロストリップ線路共振器を用いているので、共振器を含めた発振器全体を平面回路で構成でき、実装を容易に、かつ発振器を小形にすることができる。また、エッチングにより容易に薄膜抵抗が構成でき、さらに、スルーホールあるいは1/4波長先端開放線路により、高周波でも良好な接地が得られるという利点がある。

【0059】実施の形態8。図13は実施の形態8の高周波発振器に用いる先端開放マイクロストリップ線路共振器を示す図である。ここでは、先端開放マイクロストリップ線路共振器の電気長が、所望周波数 f_s において1波長 $(\lambda g_1/4 + \lambda g_2/2 + \lambda g_3/4 = \lambda g_1)$ の場合を示す。図13において、38a~38dは、発振の可能性のある不要周波数で1/4波長 $(\lambda g_2/4)$ となる先端開放線路であり、実施の形態8の場合、発振の可能性のある不要周波数としては、たとえば、 $f_s/2$ である。なお、実施の形態8においては、発振器のその他の部分の構成は、図1と同一である。

【0060】実施の形態8による高周波発振器の動作 *

$$Y_i = \frac{1}{R_i} + j2\pi f C_i$$

【0066】

14

*は、実施の形態6と同様であるが、実施の形態8においては、実施の形態7と同様に、さらに以下の作用があり、回路構成上の利点がある。すなわち、実施の形態8においては、共振器として先端開放マイクロストリップ線路共振器を用いているので、共振器を含めた発振器全体を平面回路で構成でき、実装を容易に、かつ発振器を小形にすることができる。また、エッチングにより容易に薄膜抵抗が構成でき、さらに、スルーホールあるいは1/4波長先端開放線路により、高周波でも良好な接地が得られるという利点がある。

【0061】なお、以上の実施の形態においては、共振器用線路としてマイクロストリップ線路を用いた例を示したが、マイクロストリップ線路の代わりに、同軸線路、コプレーン線路、スロット線路等であってもよく、同様の効果を奏する。また、以上の実施の形態においては、半導体素子として電界効果トランジスタを用いた例を示したが、トランジスタであってもよく、同様の効果を奏する。

【0062】また、実施の形態3、実施の形態4、実施の形態5、実施の形態7及び実施の形態8においては、抵抗として薄膜抵抗を用いた例を示したが、薄膜抵抗の代わりにチップ抵抗等を用いてもよく、チップ抵抗の場合には、安価なプリント基板が使用できるという利点がある。さらに、実施の形態5及び実施の形態7においては、共振器用線路の短絡方法の例として、スルーホールを用いた場合を示したが、ワイヤリボン等により導体に接続してもよく、同様の効果を奏する。

【0063】実施の形態9。図14は実施の形態9の高周波発振器に用いる先端開放線路共振器23の等価回路を示す図である。図14において、25は特性インピーダンスがZ₀、電気長が所望周波数 f_s で1/2波長の伝送線路、29は特性インピーダンスがZ₀、電気長が所望周波数 f_s で1/4波長の伝送線路、39は所望周波数 f_s で十分大きな容量C₁を持つキャパシタ、40は共振器の特性インピーダンスZ₀と同程度の抵抗値R₁を持つ抵抗である。なお、実施の形態9においては、発振器のその他の部分の構成は、図1と同一であるが、先端開放線路共振器23には、抵抗は挿入されない。

【0064】次に、実施の形態9による高周波発振器の動作を説明する。図14において、共振器の開放端に接続されたキャパシタ39と抵抗40との並列回路のアドミタンスY_t及び共振器の入力端子27から見たインピーダンスZ_rは、それぞれ次式で与えられる。

【0065】

【数5】

…(6)

50 【数6】

$$Z_T = Y_1 \cdot Z_0^2 = Z_0^2 \cdot \left(\frac{1}{R_1} + j2\pi f C_1 \right) \quad \cdots(7)$$

【0067】ここで、所望周波数 f 。近傍において、キャパシタ39のサセプタンス $2\pi f C_t$ が抵抗40のコンダクタンス $1/R_t$ より十分大きくなるように、容量 C_t 、抵抗値 R_t を選べば、抵抗40の寄与はきわめて小さくなり、先端開放線路共振器23は、キャパシタ39により先端が短絡された共振器と等価となる。したがって、抵抗40による損失の増加はなく、共振の停止や位相雑音の劣化はない。しかしながら、周波数が低くなるのに比例してキャパシタ39のサセプタンス $2\pi f C_t$ は小さくなり、一方、抵抗40の抵抗値 R_t は変わらないので、所望周波数 f の $1/2$ 、 $1/3$ などの低い周波数では、抵抗40の寄与が大きくなり、共振時の損失が増加する。したがって、これらの周波数では式(4)を満たさなくなるため、不要共振を抑制することができる。

【0068】実施の形態10。図15は実施の形態10の高周波共振器に用いるマイクロストリップ線路共振器を示す図である。図15において、30は先端開放マイクロストリップ線路共振器、39は所望周波数で十分大きな容量 C_t を持つキャパシタ、40は共振器の特性インピーダンス Z_t 。と同程度の抵抗値 R_t を持つ抵抗であり、本実施の形態においては、39、40はいずれもチップ部品を用いた場合を示している。なお、実施の形態10においては、共振器のその他の部分の構成は、図1と同一である。

$$Z_1 = R_1 + j2\pi f L_1 \quad *$$

【0073】

$$Z_T = \frac{Z_0^2}{Z_1} = \frac{Z_0^2}{R_1 + j2\pi f L_1} \quad \cdots(9)$$

【0074】ここで、所望周波数 f 。近傍において、インダクタ41のリアクタンス $2\pi f L_t$ が抵抗40の抵抗値 R_t より十分大きくなるように L_t 及び R_t を選べば、抵抗40の寄与はきわめて小さくなり、先端開放線路共振器23は、先端が開放された共振器と等価となる。したがって、抵抗40による損失の増加はなく、共振の停止や位相雑音の劣化はない。しかしながら、周波数が低くなるのに比例して $2\pi f L_t$ は小さくなり、一方、 R_t は変わらないので、所望周波数 f の $1/2$ 、 $1/3$ などの低い周波数では、抵抗40の寄与が大きくなり、共振時の損失が増加する。したがって、これらの周波数では式(4)を満たさなくなるため、不要共振を抑制することができる。

【0075】実施の形態12。図17は実施の形態12の高周波共振器に用いるマイクロストリップ線路共振器を示す図である。図17において、30は先端開放マイ

* 【0069】実施の形態10による共振器の動作は、実施の形態9と同様であるが、実施の形態10ではマイクロストリップ線路共振器を用いているので、共振器を含めた共振器全体を平面回路で構成でき、実装を容易に、かつ共振器を小形にすることができる。また、抵抗40は薄膜抵抗、チップ抵抗等により、また、キャパシタ39はMIMキャパシタ、チップコンデンサ等により、それぞれ容易に構成できる。さらに、接地も、スルーホールあるいは $1/4$ 波長先端開放線路により、高周波でも良好な接地が得られるという利点がある。

【0070】実施の形態11。図16は実施の形態11の高周波共振器に用いる先端開放線路共振器23の等価回路を示す図である。図16において、41は所望周波数で十分大きなインダクタンス L_t を持つインダクタである。なお、実施の形態11においては、共振器のその他の部分の構成は、図1と同一である。

【0071】次に、実施の形態11による高周波共振器の動作を説明する。図16において、先端開放線路共振器23の開放端に接続したインダクタ41のインダクタンス L_t と抵抗40の抵抗値 R_t との直列回路のインピーダンス Z_t 及び共振器の入力端子27から見たインピーダンス Z_r は、それぞれ次式で与えられる。

【0072】

【数7】

---(8)

※ ※ 【数8】

---(9)

クロストリップ線路共振器、40は共振器の特性インピーダンスと同程度の抵抗値 R_t を持つ抵抗。42は基板上のパターンで形成したインダクタである。なお、実施の形態12においては、共振器のその他の部分の構成は、図1と同一である。

【0076】実施の形態12による高周波共振器の動作は、実施の形態11と同様であるが、実施の形態12ではマイクロストリップ線路共振器を用いているので、共振器を含めた共振器全体を平面回路で構成でき、実装を容易に、かつ共振器を小形にすることができる。また、抵抗は薄膜抵抗、チップ抵抗等により、また、インダクタはパターンインダクタ、チップインダクタ等により、それぞれ容易に構成できる。さらに、接地も、スルーホールあるいは $1/4$ 波長先端開放線路により、高周波でも良好な接地が得られるという利点がある。

【0077】実施の形態13。図18は実施の形態13

の高周波電圧制御発振器を示す外形図である。図18において、43は電界効果トランジスタ、44、45、46はそれぞれ、電界効果トランジスタ43のゲート端子、ドレイン端子、ソース端子、47は後述する副共振回路及び能動回路を搭載する第1の基板、48はスルーホール、49は基板47上のパターンで形成したインダクタ、50は電界効果トランジスタ43のドレイン端子に並列に接続されたチップコンデンサ、51は発振器の出力を負荷に結合させるためのチップコンデンサ、52は印加電圧により接合容量が変化する可変容量素子としてのバクタイダイオード、53は基板47上のパターンで形成したマイクロストリップ線路、54は副共振回路、55は分布定数線路共振器でなる主共振器、56は第1の基板47とは材質または基板厚が異なり、主共振器55を搭載する第2の基板、57はワイヤ、62は主共振器55中に挿入した薄版抵抗であり、主共振器55と副共振回路54で同調回路を構成するのに対し、電界効果トランジスタ43、インダクタ49、チップコンデンサ50及び51により能動回路を構成している。また、図19は図18に示す高周波電圧制御発振器の等価回路図である。

【0078】次に、実施の形態13による高周波電圧制御発振器の特長を説明する。実施の形態13による高周波電圧制御発振器においては、電界効果トランジスタ43とその周辺回路、及びバクタイダイオード52を含む副共振回路54等は、たとえばアルミナセラミックの第1の基板47上に形成される。一方、それとは材質または基板厚が異なる第2の基板56上には主共振器55等が形成される。ここで、第1の基板47と第2の基板56の材質または基板厚を異なる理由は、主共振器55は、Qを高くするために、電気長を大きくとったり、特性インピーダンスを低くしたりすることがあり、その場合、チタン酸バリウムのような誘電率が数十〜100程度の基板を用いるかまたは薄い基板を使用して、低インピーダンス線路を実現しやすくし、共振器を小型化する必要があるためである。一方、トランジスタとその周辺回路、副共振回路等は、バイアス回路のような高インピーダンス線路も使用するため、通常、アルミナセラミックやテフロンなどの誘電率2〜10程度の基板が用いられる。

【0079】実施の形態13では、図18に示すように、第1の基板47と第2の基板56とを密接させ、主共振器55と副共振回路54との接続点を第1の基板47の端面付近に配置する。そして、第1の基板中で、この接続点から電界効果トランジスタ43へ向かう線路を、接続点近傍では基板端面に対しおおよそ30°から60°とし、一方、同じく第1の基板中で、この接続点から副共振回路54へ向かう線路を、接続点近傍では、電界効果トランジスタ43へ向かう線路に対しおおよそ60°から120°となるよう配置する。このように高

周波電圧制御発振器を構成することにより、主共振器55と第1の基板中で上記接続点から電界効果トランジスタ43へ向かう線路と、第1の基板中で上記接続点から副共振回路54へ向かう線路のいずれもが平行とならないようにして、空間上に分散する電磁界の影響による線路の結合を避けて、必要な回路を各1枚ずつの基板に集約でき、かつ、各々の基板を加工及び実装が容易な長方形とすることができるので、製作コストを低くすることができる。

10 【0080】実施の形態14、図20は実施の形態14の高周波電圧制御発振器を示す外形図である。前述したように、主共振器は電気長が長いほど、また、特性インピーダンスが低いほど、そのQを高くすることができ、より低位相雑音な発振器を構成することができる。しかしながら、第2のインピーダンスを低くしていくと主共振器の幅が大きくなり、TEMモード以外の不要モードによる共振が生じる恐れがある。この問題を解決するために、実施の形態14では、図20に示すように、実施の形態13の高周波電圧制御発振器において、第2の基板56上に主共振器55を複数個並列に配置し、それぞれの主共振器をワイヤ57により、副共振回路54と一点で接続する。このように高周波電圧制御発振器を構成することにより、各々の主共振器の幅は一定以下に保ったまま線路の幅方向の共振を防いで主共振器を並列に複数配置してそのインピーダンスを等価的に低くすることができ、不要モードによる共振がなく、かつより低位相雑音な高周波発振器を構成することができる。

30 【0081】実施の形態15、図21は実施の形態15の高周波電圧制御発振器を示す外形図である。実施の形態15においては、主共振器の特性インピーダンスを低くしてQを高めつつ、不要モードによる共振を避けるため、図21に示すように、主共振器55の長さ方向に平行にスリットを設ける。このように構成することにより、主共振器55がTEMモード以外で共振するのを防ぐことができる。このため、各々の主共振器の幅は一定以下に保ったまま、主共振器のインピーダンスを等価的に低くすることができ、不要モードによる共振がなく、かつ、より低位相雑音な発振器を構成することができる。

40 【0082】実施の形態16、図22は実施の形態16の高周波電圧制御発振器を示す外形図である。実施の形態16では、図22に示すように、実施の形態13の高周波電圧制御発振器において、第2の基板56上に主共振器55を複数個並列に、かつJ字形に折曲げ配置し、それぞれの主共振器をワイヤ57により副共振回路54と一点で接続する。このように高周波電圧制御発振器を構成することにより、実施の形態14と同様に、各共振器の幅は一定以下に保ったまま、主共振器のインピーダンスを等価的に低くすることができ、より低位相雑音な発振器を構成できる。さらに、基板56上で主共振

器55を自由に配置できるので、基板面積を有効に活用できるという利点がある。

【0083】実施の形態17. 図23は実施の形態17の高周波電圧制御発振器を示す外形図である。実施の形態17では、図23に示すように、実施の形態13の高周波電圧制御発振器において、第2の基板56上に主共振器55を複数個並列に、かつU字形(U字形)に折曲げて配置し、それらの主共振器をワイヤ57により副共振回路54と一点で接続する。このように高周波電圧制御発振器を構成することにより、実施の形態14と同様に、各共振器の幅は一定以下に保ったままで、主共振器のインピーダンスを等価的に低くすることができ、より低位相雑音な発振器を構成できる。さらに、基板56上で主共振器55を自由に配置できるので、基板面積を有効に活用できるという利点がある。なお、実施の形態16及び17以外に、第2の基板56上に複数個並列に配置する主共振器55を、例えばI字形に折曲げて配置してもよく、同様な効果が期待できる。

【0084】実施の形態18. 図24は実施の形態18の発振器を示す外形図である。図24において、58は基板56上に形成したコンデンサ用の電極パターンである。図1に示すような直列共振型の発振器では、トランジスタの各端子に並列にリアクタンス素子が必要である。いま、並列リアクタンス素子としてキャパシタを用いる場合、従来の構成の発振器では、たとえば図18のように、チップコンデンサ50を用いていた。実施の形態18では、図24に示すように、主共振器を形成する基板56上に電極パターン58を設け、チップコンデンサ50の代わりに並列キャパシタとして使用する。基板56が、たとえばタンタル酸バリウムのような高誘電率基板である場合、その誘電率は数十であるので、帰還容量として必要なpF程度のキャパシタは、コンマ数ミリ角程度のパターンで構成できる。したがって、発振器を構成するキャパシタの数を削減でき、製作コストを低くすることができる。また、基板56上の電極パターン58をキャパシタとして使用する場合、基板56上に複数のパターンを設けておき、接続ワイヤの付けはしによって、特性を確認しながら容易に調整ができるという利点もある。

【0085】実施の形態19. 図25は実施の形態19の高周波発振器を示す外形図である。また、図26は図25のA-A'線の断面を示した図である。図25及び図26において、59は基板56を載せる薄いキャリア、60は基板47の裏面のグラウンドを接続するためのスルーホールである。

【0086】実施の形態13等に示した高周波発振器の実装方法によると、主共振器55を形成する基板として薄膜基板を使用する場合、発振器の回路をすべてマイクロ波集積回路で構成する必要がある。高価であった。実施の形態19では、主共振器を高誘電率化が可能な薄膜

基板56上に形成し、一方、電界効果トランジスタ43や副共振回路54等の他の回路を形成する基板47は、エッチングでパターン形成が可能なガラスエポキシ、テフロン等とし、基板47上に基板56を搭載する。基板56と基板47のグラウンドを共通するため、基板47上の基板56を載せるパターンは、基板47中のスルーホール等を介して接地導体に接続する。基板56には必要に応じてキャリア59上に載せた上で、基板47上に実装してもよい。このように構成することにより、主共振器55以外の回路を安価なガラスエポキシ、テフロン等の基板上に構成でき、さらには位相同期ループ等の他の回路とも一体化することができるので、低位相雑音で、かつ製作コストの低い発振器を提供することができる。

【0087】

【発明の効果】以上のように、この発明によれば、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げられ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として、その電気長が所望周波数で $(1/2 + n/4)$ (n は1以上の任意の正の整数) 波長であり、かつ所望周波数でその線路共振器中の電流の節となる位置に抵抗を挿入したので、所望周波数では抵抗中に高周波電流がほとんど流れず、したがって、抵抗挿入による共振器のQの低下はなく、抵抗のない場合と比較して位相雑音の劣化はない。一方、所望周波数以外では、抵抗中に高周波電流が流れるため、不要モードでの共振時の損失を増加させ、不要発振を抑制することができる。このため、所望周波数での電気長が $n/2$ 波長 ($n=2, 3, 4, \dots$) となる共振器を使用しても、所望発振周波数の $1/2$ または $1/3$ などの不要発振が生じることなく、より位相雑音特性の優れた高周波発振器を得ることができるという効果がある。

【0088】また、他の発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げられ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として、その電気長が所望周波数において $1/2$ 波長以上であり、かつ所望周波数においてその線路共振器中の電圧の節となる位置で抵抗を介してその線路共振器を高周波的に接地したので、所望周波数では接地抵抗中に高周波電流がほとんど流れず、したがって、接地抵抗挿入による共振器のQの低下はなく、抵抗のない場合と比較して位相雑音の劣化はない。一方、所望周波数以外では、接地抵抗中に高周波電流が流れるため、不要モードでの共振時の損失を増加させ、不要発振を抑制することができる。このため、所望周波数での電気長が $n/2$ 波長 ($n=2, 3, 4, \dots$) となる共振器を使用しても、所望発振周波数の1

／2または1／3などの不要発振が生じることなく、より位相雑音特性の優れた発振器を得ることができるという効果がある。

【0089】また、上記分布定数線路共振器を、マイクロストリップ線路を用いた先端開放分布定数線路または先端短絡分布定数線路のいずれかで構成することにより、小型でかつ平面回路で構成が可能というマイクロストリップ線路共振器の特長を生かし、高周波発振器を、より小型かつ簡易な構造で構成することができるという効果がある。

【0090】また、他の発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として先端開放分布定数線路を用い、該先端開放分布定数線路の開放端を、キャパシタと抵抗との並列回路を介して接地することにより、所望周波数近傍ではキャパシタにより先端が短絡された共振器と等価となり、一方、所望周波数の1／2、1／3などの低い周波数では、キャパシタのリアクタンスが大きくなるため、キャパシタと並列接続された抵抗により共振時の損失が増加し、不要発振を抑制することができるという効果がある。

【0091】また、他の発明に係る高周波発振器は、分布定数線路共振器を主共振器とする同調回路と、この同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路とを備えた高周波発振器において、上記分布定数線路共振器として先端開放分布定数線路を用い、該先端開放分布定数線路の開放端を、インダクタと抵抗との直列回路を介して接地することにより、所望周波数近傍ではインダクタにより開放となつて、抵抗による損失の増加はなく、一方、所望周波数の1／2、1／3などの低い周波数では、インダクタのリアクタンスが小さくなるため、インダクタと直列接続された抵抗により共振時の損失が増加し、不要発振を抑制することができるという効果がある。

【0092】また、さらに他の発明に係る高周波発振器は、分布定数線路共振器となる主共振器と、印加電圧により接合容量が変化する可変容量素子を含む副共振器と、上記主共振器及び副共振器を有する同調回路により定められた発振周波数に基づいて発振を立ち上げらせ、かつ定常状態に至った後損失エネルギーを補うようにする能動回路と、上記副共振器及び上記能動回路を搭載した第1の基板と、この第1の基板とは異なる材質及び基板厚を有し上記主共振器を搭載した第2の基板とを備え、上記主共振器と上記副共振器及び上記能動回路とを、上記第1の基板と上記第2の基板との接合面付近の一点で接続すると共に、上記第1の基板中で上記能動回

路へ向かう線路を、上記接続部近傍で基板端面上に対し30°ないし60°となるように配置すると共に、上記第1の基板中で上記接続点から上記副共振器へ向かう線路を、上記接続部近傍で上記能動回路へ向かう線路に対し60°ないし120°となるように配置することにより、主共振器を、高周波率基板上に形成して小型化し、一方、他の回路は材質または基板厚が異なる別基板上に構成した場合においても、実装面から回路構成が制約を受けたり、また、基板を分割して基板枚数を増やしたり、あるいは基板を複雑な形状に加工したりする必要がなく、基板加工及び組立が容易になり、製作コストを低くすることができるという効果がある。

【0093】また、上記主共振器は、その長手方向に沿って平行に複数のスリットが設けられていて、上記接続点で並列接続して構成することにより、より低インピーダンスな主共振器が構成でき、したがって、より位相雑音の低い高周波発振器を得ることができるという効果がある。

【0094】また、上記主共振器は、複数個であり、上記接続点で並列接続して構成することにより、より低インピーダンスな主共振器が構成でき、したがって、より位相雑音の低い高周波発振器を得ることができるという効果がある。

【0095】また、上記主共振器を、J字形、V字形、L字形のいずれかに折曲げられて配置することにより、回路構成の自由度をより大きくすることができるという効果がある。

【0096】また、上記第2の基板上に、上記能動回路の並列リアクタンス素子としてキャパシタを用いる場合の電極パターンを設けることにより、高周波発振器を構成するキャパシタの数を削減でき、製作コストを低くすることができるという効果がある。

【0097】さらに、上記第1の基板を、エッチングでパターン形成が可能な基板で構成すると共に、上記第2の基板を、上記第1の基板上に搭載し、かつ上記第2の基板の接地導体を上記第1の基板中のスルーホールを介して上記第1の基板の接地導体に接続することにより、第1の基板上に構成した位相同期ループ等の他の回路と一体化することができ、低位相雑音で、かつ製作コストの低い高周波発振器を構成することができるという効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1に係る高周波発振器を示す構成図である。

【図2】 図1の先端開放線路共振器23の等価回路図である。

【図3】 図2の先端開放線路共振器23中の高周波電流の分布を示す図である。

【図4】 この発明の実施の形態2に係る高周波発振器を示す構成図である。

【図5】 図4の先端短絡線路共振器28の等価回路図である。

【図6】 図5の先端短絡線路共振器28中の高周波電圧の分布を示す図である。

【図7】 この発明の実施の形態3に係る高周波発振器に用いる先端開放マイクロストリップ線路共振器を示す図である。

【図8】 この発明の実施の形態4に係る高周波発振器に用いるマイクロストリップ線路リング共振器を示す図である。

【図9】 この発明の実施の形態5に係る高周波発振器に用いる先端短絡マイクロストリップ線路共振器を示す図である。

【図10】 この発明の実施の形態6に係る高周波発振器に用いる先端開放線路共振器の等価回路図である。

【図11】 図10の先端開放線路共振器23中の高周波電圧の分布を示す図である。

【図12】 この発明の実施の形態7に係る高周波発振器に用いる先端短絡マイクロストリップ線路共振器を示す図である。

【図13】 この発明の実施の形態8に係る高周波発振器に用いる先端開放マイクロストリップ線路共振器を示す図である。

【図14】 この発明の実施の形態9に係る高周波発振器に用いる共振器の等価回路図である。

【図15】 この発明の実施の形態10に係る高周波発振器に用いるマイクロストリップ線路共振器を示す図である。

【図16】 この発明の実施の形態11に係る高周波発振器に用いる共振器の等価回路図である。

【図17】 この発明の実施の形態12に係る高周波発振器に用いるマイクロストリップ線路共振器を示す図である。

【図18】 この発明の実施の形態13に係る高周波電圧制御発振器を示す外形図である。

【図19】 この発明の実施の形態13に係る高周波電圧制御発振器の等価回路図である。

【図20】 この発明の実施の形態14に係る高周波電圧制御発振器を示す外形図である。

【図21】 この発明の実施の形態15に係る高周波電圧制御発振器を示す外形図である。

【図22】 この発明の実施の形態16に係る高周波電圧制御発振器を示す外形図である。

【図23】 この発明の実施の形態17に係る高周波電圧制御発振器を示す外形図である。

【図24】 この発明の実施の形態18に係る高周波発振器を示す外形図である。

【図25】 この発明の実施の形態19に係る高周波発振器を示す外形図である。

【図26】 図25のA-A'線の断面を示した図である。

【図27】 従来のマイクロ波及びミリ波帯発振器を示す回路図である。

【図28】 図27に示す発振器の等価回路図である。

【図29】 発振器の位相雑音と発振器中の共振回路のQとの関係について説明する図である。

10 【図30】 $n/2$ 波長先端開放線路共振器 ($n \geq 2$) 中の高周波電圧の分布を示す図である。

【図31】 従来のマイクロ波及びミリ波帯発振器を示す回路図 ($n/2$ 波長先端開放線路共振器 ($n \geq 2$) を用いたもの) である。

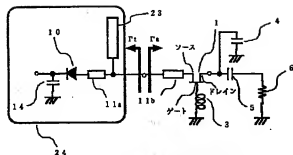
【図32】 特開昭62-29210号公報に示された従来のマイクロ波帯高周波電圧制御発振器を示す回路図である。

20 【図33】 1993年信学全大C-44 "1/4波長インピーダンス変成器結合形副共振器を用いた広帯域低雑音高周波電圧制御発振器"中に示された従来のマイクロ波及びミリ波帯発振器の一実装方法を示す図である。

【符号の説明】

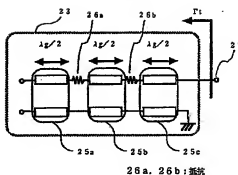
1 電界効果トランジスタ、2 先端開放マイクロストリップ線路共振器、3 インダクタ、4 キャパシタ、5 キャパシタ、6 負荷抵抗、10 バラクタダイオード、11 分布定数線路、12 抵抗、13 抵抗、14 キャパシタ、15 トランジスタ、16 バラクタダイオード、17 ワイヤ、18 アルミナセラミック基板、19 分布定数線路、20 アルミナセラミック基板、21 先端開放マイクロストリップ線路共振器、22 高誘電率基板、23 先端開放線路共振器、24 同調回路、25 伝送線路、26 抵抗、28 先端短絡線路共振器、29 伝送線路、30 先端開放マイクロストリップ線路共振器、31 基板、32 薄膜抵抗、33 ワイヤ、34 先端短絡マイクロストリップ線路共振器、35 スルーホール、36 抵抗、37 薄膜抵抗、38 先端開放線路、39 キャパシタ、40 抵抗、41 インダクタ、42 インダクタ、43 電界効果トランジスタ、47 基板、48 スルーホール、49 インダクタ、50 チップコンデンサ、51 チップコンデンサ、52 バラクタダイオード、53 マイクロストリップ線路、54 副共振回路、55 主共振器、56 基板、57 ワイヤ、58 電極パターン、60 スルーホール、61 マイクロストリップ線路リング共振器、62 主共振器55中に挿入した薄膜抵抗。

【図1】



1: 電界効果トランジスタ
23: 先端開放線路共振器
24: 同調回路

【図2】



25a, 25b, 25c: 抵抗

【図3】

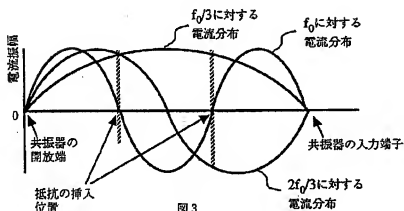
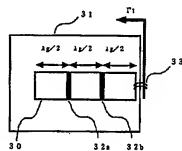
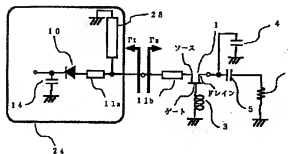


図3

【図7】

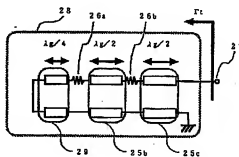


【図4】

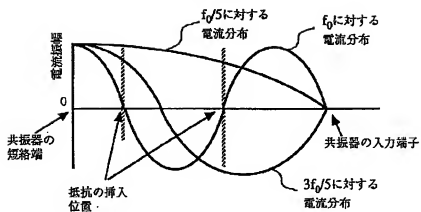


28: 先端短絡線路共振器

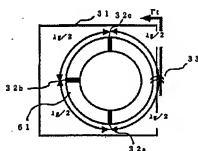
【図5】



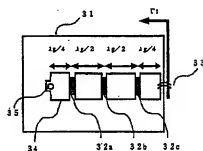
【図6】



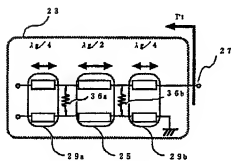
【図8】



【図9】

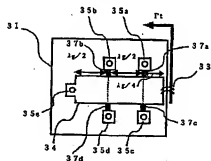


【図10】

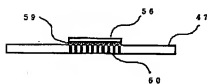


36a, 36b: 抵抗

【図12】

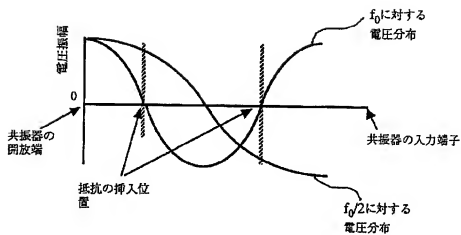


【図26】

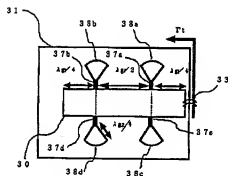


60: スルーホール

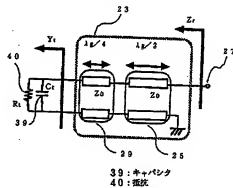
【図11】



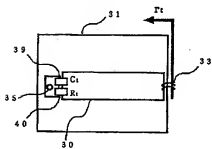
【図13】



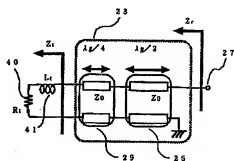
【図14】



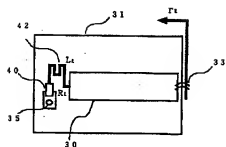
【図15】



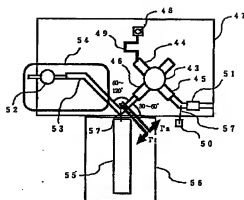
【図16】



【図17】

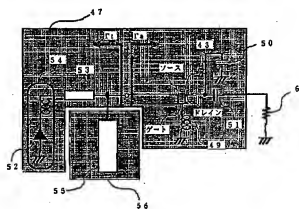


【図18】

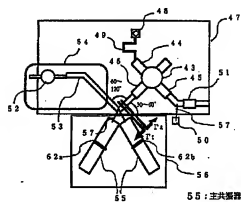


47: 第1の基板
53: マイクロストリップ線路
54: 第1の基板
55: 主共振器
56: 第2の基板

【図19】

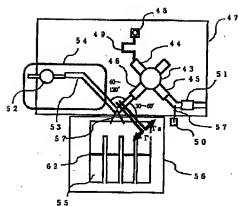


【図20】

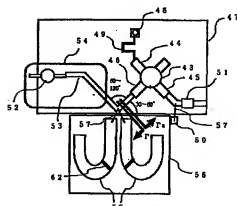


55: 主共振器

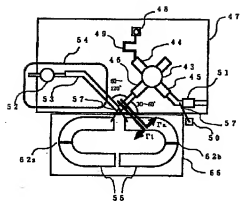
【図21】



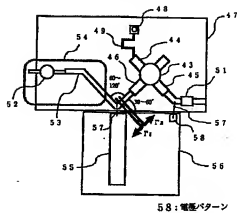
【図22】



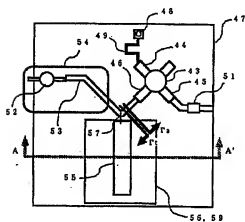
【図23】



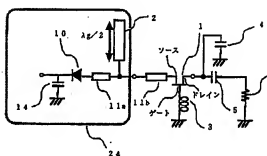
【図24】



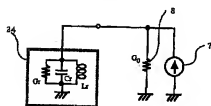
【図25】



【図27】



【図28】



【図29】

